

## ⑯ 公開特許公報 (A)

平3-223992

⑤Int.Cl.<sup>5</sup>G 06 K 19/10  
B 42 D 15/10

識別記号

521

庁内整理番号

6548-2C  
6711-5B

⑬公開 平成3年(1991)10月2日

G 06 K 19/00  
審査請求 有 請求項の数 7 (全5頁)

R※

④発明の名称 侵入に対して保護されたマイクロ回路カード  
 ②特 願 平2-185155  
 ②出 願 平2(1990)7月12日

優先権主張 ②1989年7月13日③フランス(FR)④8909549

⑦発明者 ジャン-ピエール ア フランス国 13530 トレルウト ドュ ピュイ サン  
 ヴニエ ト マリー(番地なし)

⑦発明者 ジル リジマック フランス国 13790 ベニエ リュ アルフォンス ド  
 デ(番地なし)

⑦発明者 フィリップ マエ フランス国 13790 ベニエ レ ミシエル 138

⑦出願人 ジエムプリユス カー フランス国 13420 ジエムノ バルク ダクティヴィテ  
 ド アンテルナショナル ドウ ラ ブレーヌ ドウ ジュク アヴニユ ドユ  
 ル ビック ドウ ベルターニュ(番地なし)

⑦代理人 弁理士 越場 隆

最終頁に続く

## 明細書

記載のカード。

## 1. 発明の名称

侵入に対して保護されたマイクロ回路カード

(3) 上記歪みセンサは、ピエゾ電気型の圧力感知素子であることを特徴とする請求項1または2に記載のカード。

## 2. 特許請求の範囲

(1) 侵入に対して保護されたマイクロ回路であって、少なくとも1つの歪みセンサが上記マイクロ回路上に配置されており、上記マイクロ回路はプレストレスト状態にあり、このプレストレスト状態は、上記マイクロ回路上に堆積された保護層によって維持されており、このプレストレスト状態が、カードから該マイクロ回路を取り出そうとする試みによって変更され、上記マイクロ回路は、このプレストレスト状態の変化を検出する上記歪みセンサの端子に接続されている内部論理回路を更に備えることを特徴とするマイクロ回路カード。

(4) 上記歪みセンサは、変形を感知する抵抗型の素子を備え、抵抗測定回路に接続されていることを特徴とする請求項1または2に記載のカード。

(2) 複数の歪みセンサが上記マイクロ回路の表面上に配置されていることを特徴とする請求項1に

(5) 上記歪みセンサは、変形を感知する容量型素子であって、周波数測定回路に接続されていることを特徴とする請求項1または2に記載のカード。

(6) 上記内部論理回路は、インジケータとして、上記マイクロ回路上の歪みセンサと同数の段を備えるレジスタを備え、上記レジスタは、マイクロ回路が使用される前に毎回そのテストを実行させる上記マイクロ回路内のプロセッサに接続されていることを特徴とする請求項1からは請求項5ま

での何れか 1 項に記載のカード。

(7) 上記内部論理回路は、上記歪みセンサに接続された測定回路の出力と上記レジスタの対応する段との間に比較器を備え、上記比較器は更に参照値レジスタに接続されており、その出力は増幅器に接続されて、該比較器が出力する差が許容差より大きくなると状態を変化させることを特徴とする請求項 6 に記載のカード。

### 3. 発明の詳細な説明

#### 産業上の利用分野

本発明に、マイクロ回路カード、さらに詳しく言えば、侵入に対して保護されたマイクロ回路カードに関するものである。

#### 従来の技術

マイクロ回路カードは、主に、多くの場合秘密の情報、特に、サービスにアクセスするための暗号を格納するための媒体として使用される。操作

に不可欠な安全性を確保するために、このようなマイクロ回路カードが保持する情報の密密性を保そうとする不正行為者による侵入からマイクロ回路カードを保護することが重要である。不正行為者が使用する可能性がある観察手段は、能動的な侵入手段を使用せずにカードを観察する静的な手段、またはその動作状態をシミュレートすることによってカードを観察する動的手段である。静的手段による侵入に対して格納された情報を保護する公知の方法は、マイクロ回路内でその情報を最大限に隠すことである。しかし、「動的」な観察手段が使用される侵入に対して保護する手段は、現在のところない。

#### 発明が解決しようとする課題

本発明の目的は、動的な手段による侵入に対して保護されたマイクロ回路カードを提供することである。

3

4

#### 課題を解決するための手段

本発明は、侵入に対して保護されたマイクロ回路カードであって、少なくとも 1 つの歪みセンサが、特徴的で人為的なプレストレスト状態で挿入されており、このプレストレスト状態が、カードからマイクロ回路を取りだそうとする試みによって破壊されることを特徴とする回路を提供する。

本発明の特徴及び利点は、添付図面を参照して行う以下の説明によって、明らかとなろう。

#### 実施例

本発明は、動的手段を使用する侵入の場合は、不正行為者が電子部品を支持するマイクロモジュールまたはカードから電子部品を必ず取り出し、それを観察装置の下に配置しなければならないという事実を利用する。通常、電子部品がカード内またはそれ自体がカード内に挿入されたマイクロモジュール内に挿入されている時、イオン打ち込みされたまたは拡散側面上の“アクティブ”面を見ることはできる。従って、マイクロモジュールを

固定した後、その電子部品を物理的な攻撃から保護するために保護層で被覆する。マイクロ回路にアクセスしようとする不正行為者が侵入を試みると、この保護層は必ず破損を受ける。従って、本発明によるマイクロ回路は、保護層が受けた破損を検出する部品をカード内に挿入して、侵入が試みられると、カードが機能しない及び／または協働しなければならないサービスステーションにこのカードに侵入が行われたことを知らせる決定することができるようになっている。

この目的のために、第 1 に、マイクロ回路内の機械的応力を検出することのできる歪みセンサがカード内に挿入されており、第 2 に、マイクロ回路をその保護層で被覆するときに、そのマイクロ回路に応力を加え、乾燥作業の間中維持して、乾燥後に、この応力を原因とする歪みが残るようにする。このように予め負荷された応力すなわちプレストレスは、自然に得られるのが好ましい。この目的のため、保護層を熱い滴下物として塗布し、極めて迅速に冷却する。この冷却中、この滴下物

の硬化した樹脂は、プレストレスを及ぼす。他の方法では、集積回路も高温にする。この滴下物と集積回路の冷却中、膨張率が異なるので、所望のプレストレスが得られる。この時から、マイクロ回路の内部論理回路によってアクセスできる歪みセンサは、保護層が存在することを示す電気値を測定できる状態にある。不正行為者がマイクロ回路をカードから取り出すために保護層を破損させた後にマイクロ回路を作動させようすると、歪みセンサによる測定値は回路に歪みがないことを表し、この歪みセンサは、マイクロ回路の内部論理回路に歪みが無いことを伝える。その結果として、内部論理回路は、正常な動作をすべて防ぐ。

歪みセンサは、ピエゾ電気効果を利用する歪みゲージまたは圧力センサの構成部品と同じもので構成できる。この歪みセンサは、インジケータ、RAMの1つのメモリロケーションまたは電子部品内でテストできるフラッグに接続されており、それらインジケータ、RAMの1つのメモリロケーションまたは電子部品内のフラッグは、マイク

ロ回路が機械的応力を受けているかどうか、及び、ソフトウェアまたはオートマトンが新たな使用ごとに試験されるマイクロ回路の動作を制御するかどうかによってその状態を変化させる。

マイクロ回路は、複数の歪みセンサと接続されており、これらの歪みセンサは各インジケータと接続されてもよい。この場合、回路の内部論理回路は歪みセンサに接続されたインジケータを全部テストする。また、カードの製造中、歪みセンサのいくつかだけに応力をかけ、他の歪みセンサには全く応力をかけず、その結果、プレストレス状態を再現するのをより困難にすることもできる。

また、不揮発性メモリ (EEPROM、EPR OM、または、不揮発性RAM) を備えるオートアダプティブLSIの場合は、製造直後の電子部品が備える全インジケータの数値を記憶して、これらの数値を後で内部論理回路によって使用される参照値として保持することができる。従って、電子部品の製造サイクルを変更しないで、部品ご

とに異なるプレストレス状態に対応する各々の参照値を得て、使用することができる。

第1図は、マイクロ回路10上に3つの歪みセンサC<sub>1</sub>、C<sub>2</sub>及びC<sub>3</sub>を備える実施態様を図示したものである。これら歪みセンサの出力は、マイクロ回路の内部論理回路（図示せず）に直接接続されている。次に、この全体を保護層で被覆する。

第2図は、ホイートストンブリッジ型の測定ブリッジに抵抗型の歪みセンサCrを挿入した第1の実施例の等価回路図である。この歪みセンサでは、出力電圧Vxは、基準電圧Voが入力間に印加されたときの変形の関数Fである。

第3図は、容量型の歪みセンサの第2の実施例の等価回路図である。この歪みセンサでは、容量Cxは、加えられた応力によって変化し、歪みセンサの容量Cxに直接接続された出力信号の周波数Fxが変形に応じて変化する。

第4図は、マイクロ回路の内部の、このマイクロ回路に装着された1組の歪みセンサに接続された論理回路の1実施例を図示したものである。參

照符号Cnで示すような歪みセンサは、各々、測定値Vn（例えば、電圧または周波数）を出力する測定回路Unに接続されている。この測定値Vnは、変形の関数である。参照値レジスタRnは、マイクロ回路の製造中に記憶された、変形が存在する場合の初期値を保持する。これらの2つの数値は、比較器Dnに転送され、この比較器はその差dnを閾値増幅器Anに出力する。この閾値増幅器は、対応する歪みセンサでの差の最大許容値Enを他方の入力に受ける。

差dnの値が最大許容値Enを超えると、閾値増幅器は、マイクロ回路が使用される度にマイクロ回路の内部プロセッサPによってテストされるインジケータIのレジスタの対応する段の状態を変化させる。

本発明は、上記の実施例や図示した歪みセンサに限定されるものではない。特に、マイクロ回路上に1つの歪みセンサだけを備えることもあり、一方、多数の歪みセンサを備えることもある。また、歪みセンサを図示した配置と異なる形態にマ

イクロ回路上に配置することもできる。さらに、変形を電気値に変換するために、歪みセンサが、容量、周波数または抵抗の変化を発生させてよい。

## 4. 図面の簡単な説明

第1図は、3つの歪みセンサを備える、本発明によるマイクロ回路カードを図示したものであり、

第2図及び第3図は、各々、使用可能な歪みセンサの実施例を図示したものであり、

第4図は、侵入検出用の歪みセンサに接続された回路を図示したものである。

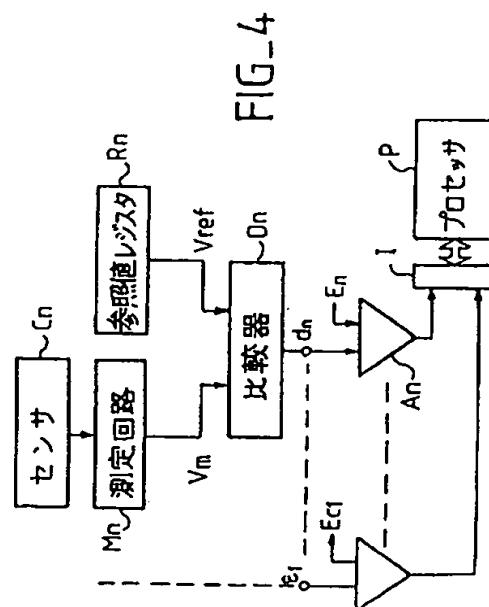
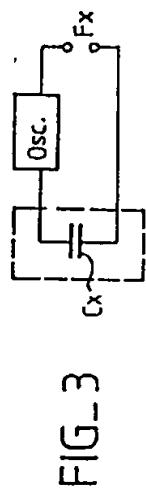
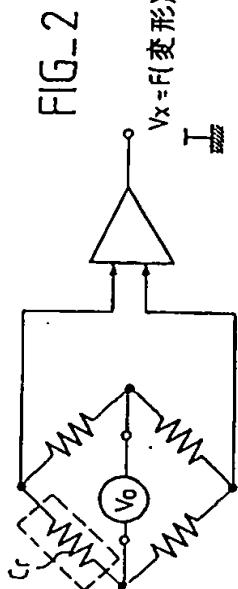
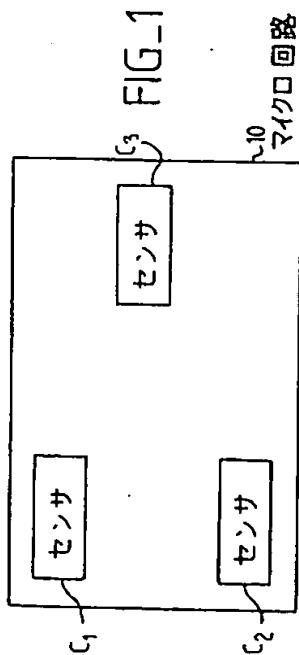
(主な参考番号)

10 . . . マイクロ回路

 $C_1, C_2, C_3, C_n \dots$  歪みセンサ $R_n \dots$  レジスタ  $D_n \dots$  比較器 $C_x \dots$  容量  $M_n \dots$  測定回路 $I \dots$  インジケーター  $P \dots$  プロセッサ特許出願人 ジェムブリュス カード  
アンテルナショナル

代理人 弁理士 越 場 隆

11



第1頁の続き

⑤Int. Cl.<sup>5</sup> 識別記号 庁内整理番号  
G 06 F 12/14 3 2 0 D 7737-5B

⑦発明者 ジヤセツク コヴアル フランス国 13530 トレ ロティスマン レ ジャルダ  
スキー ン デ セニエール 50